

O I P E
M A R 2 2 2 0 0 4
U S P T O
P A T E N T
T R A D E M A R K
O F F I C E
S E C Y

Docket No.: 65933-054

PATENT

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

In re Application of : Customer Number: 20277
Tsuyoshi WATANABE, et al. : Confirmation Number: 1820
Serial No.: 10/725,285 : Group Art Unit: 2615
Filed: December 02, 2003 : Examiner: To be Assigned

For: METHOD AND APPARATUS FOR WRITING DATA BY CALCULATING ADDRESSES, AND DIGITAL CAMERA UTILIZING THE SAME

TRANSMITTAL OF CERTIFIED PRIORITY DOCUMENT

Mail Stop CPD
Commissioner for Patents
P.O. Box 1450
Alexandria, VA 22313-1450

Sir:

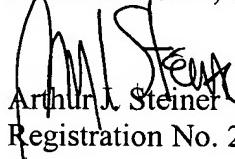
At the time the above application was filed, priority was claimed based on the following application:

Japanese Patent Application No. JP2002-351302, filed December 3, 2002

A copy of each priority application listed above is enclosed.

Respectfully submitted,

MCDERMOTT, WILL & EMERY


Arthur J. Steiner
Registration No. 26,106

600 13th Street, N.W.
Washington, DC 20005-3096
(202) 756-8000 AJS:mcw
Facsimile: (202) 756-8087
Date: March 22, 2004



日本国特許庁
JAPAN PATENT OFFICE

10/725, 285

65933-054

T. WATANABE et al

December 2, 2003

McDermott, Will & Emery

同一の書類に記載された事項は下記の出願書類に記載されており、証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出願年月日 2002年12月 3日
Date of Application:

出願番号 Application Number: 特願 2002-351302

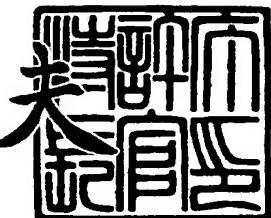
[ST. 10/C] : [J P 2 0 0 2 - 3 5 1 3 0 2]

出願人 三洋電機株式会社
Applicant(s):

2003年11月25日

特許庁長官
Commissioner,
Japan Patent Office

今井康





【書類名】 特許願
【整理番号】 NPC1020065
【提出日】 平成14年12月 3日
【あて先】 特許庁長官殿
【国際特許分類】 H04N 7/00
H04L 12/00
H04M 7/00

【発明者】

【住所又は居所】 大阪府守口市京阪本通2丁目5番5号 三洋電機株式会社内

【氏名】 渡邊 剛

【発明者】

【住所又は居所】 大阪府守口市京阪本通2丁目5番5号 三洋電機株式会社内

【氏名】 岡田 茂之

【特許出願人】

【識別番号】 000001889

【氏名又は名称】 三洋電機株式会社

【代理人】

【識別番号】 100105924

【弁理士】

【氏名又は名称】 森下 賢樹

【電話番号】 03-3461-3687

【手数料の表示】

【予納台帳番号】 091329

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【プルーフの要否】 要



【書類名】 明細書

【発明の名称】 データ書き込み方法、装置およびデジタルカメラ

【特許請求の範囲】

【請求項 1】 複数のデータブロックのそれぞれに所定の処理が並列して行われたとき、各データブロックに由来する処理後データのサイズを特定するステップと、

特定されたサイズをもとにアドレス計算を施し、各データブロックに由来する処理後データをメモリに書き込む際の書き込み開始アドレスを複数のデータブロックについて特定するステップと、

を含むことを特徴とするデータ書き込み方法。

【請求項 2】 複数のデータブロックのそれぞれに所定の処理が並列して行われたとき、各データブロックに由来する処理後データのサイズをもとにアドレス計算を施し、前記処理後データをメモリに書き込む際の書き込み開始アドレスを複数のデータブロックについて特定するアドレス特定部と、

複数のデータブロックについて特定された書き込み開始アドレスにしたがい、それら複数のデータブロックに由来する処理後データを並行して前記メモリへ書き込む書き制御部と、

を含むことを特徴とするデータ書き込み装置。

【請求項 3】 前記書き制御部は、書き込み終了時点で、複数のデータブロックに由来する処理後データが前記メモリ内で連続性をもって格納される状態を実現することを特徴とする請求項 2 に記載のデータ書き込み装置。

【請求項 4】 複数のデータブロックの可変長符号化を並列して実行する複数の符号化器と、

前記可変長符号化によって生成される符号データの符号量をもとに、前記符号データをメモリに書き込む際の書き込み開始アドレスを複数のデータブロックについて特定するアドレス特定部と、

複数のデータブロックについて特定された書き込み開始アドレスにしたがい、それら複数のデータブロックに由来する前記符号データを並行して前記メモリへ書き込む書き制御部と、

を含むことを特徴とする符号化装置。

【請求項 5】 撮像ユニットと、それを機構面で制御する機構制御ユニットと、撮像によって得られたデジタル画像を処理する処理ユニットとを含み、

前記処理ユニットは、前記デジタル画像を構成する複数のデータブロックに対して符号化を並列して実行するとともに、その符号化によって生成される符号データを並列してメモリへ書き込む際、書き終了時点で複数のデータブロックに由来する符号データが前記メモリ内で連続性をもって格納される状態を実現することを特徴とするデジタルカメラ。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

この発明はデータ書き込み技術およびデジタルカメラに関する。この発明は特に、メモリに対してデータを書き込む方法と装置、およびそれらを用いたデジタルカメラに関する。

【0002】

【従来の技術】

画像データを記録媒体に記録し、またはネットワークを通じて伝送する場合、記録や伝送に先立ってデータを圧縮することが多い。たとえば最近標準的に用いられる JPEG (Joint Photographic Expert Group) では、画像データのブロックへの分割、ブロック毎の DCT (離散コサイン変換)、量子化、可変長符号化としてのハフマン符号化がおこなわれ、画像が高効率圧縮される。JPEG その他の画像圧縮技術は各種民生機器に搭載され、特にデジタルカメラなど、ハードウェアリソースが限られた小型機器においては必須の技術となっている。しかしながら、一般に高効率画像圧縮技術は、比較的計算負荷が大きく、処理時間の短縮に工夫を要するところである。このため特許文献 1 では、符号化回路を 2 つ設け、これらによる符号化の並列処理を通じ処理時間の短縮を図っている。

【0003】

【特許文献 1】

特開平 5-227519 号公報 (図1、図2)

【0004】

【発明が解決しようとする課題】

特許文献1では、2つの符号化回路から出力された符号データがそれぞれいつたん一時的なバッファである符号メモリに格納される。続いて、これらの符号メモリからデータが順番に読み出され、符号出力回路から外部に出力される。しかしこの構成では、一方の符号メモリからデータが読み出されている間、他方の符号メモリは待機状態におかれる。符号メモリが待機状態にあると、続いてその符号メモリに書き込むべきデータの書き込みも待たざるを得ず、結果として符号化回路の動作を待機させなければならぬタイミングが生じる。もちろん、符号メモリの容量を大きくすれば、読み出し待ち状態のデータと、符号化回路から出力されたデータをともに格納することも不可能ではないが、その場合、当然ながら符号メモリのコストが高くなり、回路面積も増す。

【0005】

本発明はこうした状況に鑑みてなされたもので、その目的は、コストの増大を抑えつつ、処理の高速化を実現するデータ書込技術およびそれを用いたデジタルカメラを提供することにある。

【0006】

【課題を解決するための手段】

本発明のある態様は、データ書込方法に関する。この方法は、複数のデータブロックのそれぞれに所定の処理が並列して行われたとき、各データブロックに由来する処理後データのサイズを特定するステップと、特定されたサイズをもとにアドレス計算を施し、各データブロックに由来する処理後データをメモリに書き込む際の書込開始アドレスを複数のデータブロックについて特定するステップとを含む。「所定の処理」は任意でよく、また、複数のデータブロックについて、異なる処理であってもよい。「データブロック」は、任意のサイズでよく、J P E Gでいうマクロブロックやブロックと直接関係はない。

【0007】

この方法はまた、複数のデータブロックについて特定された書込開始アドレスにしたがい、それら複数のデータブロックに由来する処理後データを並行してメ

モリへ書き込むステップをさらに含み、この書き込むステップは、当該ステップの終了時点で、複数のデータブロックに由来する処理後データがメモリ内で連續性をもって格納される状態を実現してもよい。

【0008】

本発明の別の態様は、データ書込装置に関する。この装置は、複数のデータブロックのそれぞれに所定の処理が並列して行われたとき、各データブロックに由来する処理後データのサイズをもとにアドレス計算を施し、処理後データをメモリに書き込む際の書込開始アドレスを複数のデータブロックについて特定するアドレス特定部と、複数のデータブロックについて特定された書込開始アドレスにしたがい、それら複数のデータブロックに由来する処理後データを並行してメモリへ書き込む書込制御部とを含む。

【0009】

本発明のさらに別の態様は、符号化装置に関する。この装置は、複数のデータブロックの可変長符号化を並列して実行する複数の符号化器と、可変長符号化によって生成される符号データの符号量をもとに、符号データをメモリに書き込む際の書込開始アドレスを複数のデータブロックについて特定するアドレス特定部と、複数のデータブロックについて特定された書込開始アドレスにしたがい、それら複数のデータブロックに由来する符号データを並行してメモリへ書き込む書込制御部とを含む。

【0010】

本発明のさらに別の態様は、デジタルカメラに関する。このカメラは、撮像ユニットと、それを機構面で制御する機構制御ユニットと、撮像によって得られたデジタル画像を処理する処理ユニットとを含み、処理ユニットは、前記デジタル画像を構成する複数のデータブロックに対して符号化を並列して実行するとともに、その符号化によって生成される符号データを並列してメモリへ書き込む際、書込終了時点で複数のデータブロックに由来する符号データがメモリ内で連續性をもって格納される状態を実現する。

【0011】

例えば、処理ユニットは、デジタル画像を構成する複数のデータブロックに可

変長符号化を並列して実行する複数の符号化器と、符号化によって生成される符号データの符号量をもとに、符号データをメモリに書き込む際の書込開始アドレスを複数のデータブロックについて特定するアドレス特定部と、複数のデータブロックについて特定された書込開始アドレスにしたがい、それら複数のデータブロックに由来する符号データを並行してメモリへ書き込む書込制御部とを含む。

【0012】

なお、以上の構成要素の任意の組合せ、本発明の表現を方法、装置、システム、記録媒体、コンピュータプログラムなどの間で変換したものもまた、本発明の態様として有効である。

【0013】

【発明の実施の形態】

図1は、実施の形態に係る符号化装置10の構成を示す。この構成は、ハードウェア的には、任意のコンピュータのCPU、メモリ、その他のLSIで実現でき、ソフトウェア的にはメモリのロードされた符号化およびデータ書込機能のあるプログラムなどによって実現されるが、ここではそれらの連携によって実現される機能ブロックを描いている。したがって、これらの機能ブロックがハードウェアのみ、ソフトウェアのみ、またはそれらの組合せによっていろいろな形で実現できることは、当業者には理解されるところであるが、ここでは一例として、符号化装置10がひとつのLSIに内蔵される場合を示す。

【0014】

図1に示すごとく、符号化装置10は外部メモリ20から画像データを読み込み、タイミング発生器30によって生成されるタイミングにしたがって符号化処理を行い、その結果を再度外部メモリ20へ書き戻す処理を行う。メモリ20には、図示しない撮像装置、ネットワーク、記録媒体などから圧縮前の原画像のデータが入力され、これらが第1データブロック22、第2データブロック24、第3データブロック26などの領域に分割されて格納されている。これらのデータブロックは任意のサイズでよく、適当なサイズは符号化装置10との関係において、たとえば実験などにより定められる。また、これらのデータブロックのサイズを図示しないシステムレジスタなどにCPUから設定し、可変としてもよい

。外部メモリ20はたとえばS D R A M (Synchronous Dynamic Random Access Memory)など、比較的容量の大きなメモリによって構成される。タイミング発生器30は各種クロックやステートを発生し、符号化装置10へ提供する。

【0015】

符号化装置10は、外部メモリ20から適宜データを読み出す外部メモリ読出部40と、読み出されたデータを符号化する符号化器群42と、符号化されたデータを一時的に格納するテンポラリバッファ群50と、テンポラリバッファ群50へのデータの書込を制御するテンポラリバッファ書込部60と、符号化器群42から符号量に関する情報を取得し、後述する書込開始アドレスを計算するアドレス特定部70と、テンポラリバッファ群50からデータを読み出し、かつアドレス特定部70から通知された書込開始アドレスにしたがって符号データを並列して書込処理する符号バッファ書込部72と、その書込先である符号バッファ74と、符号バッファ74内で整列された符号データを外部メモリ20へ書き戻す外部メモリ転送部90とを含む。

【0016】

符号化器群42は複数の符号化器を含み、本実施の形態では、第1符号化器44、第2符号化器46、第3符号化器48を含むが、その数は任意である。符号化器群42における符号化は、広義の符号化であり、前述のD C T、量子化、およびハフマン符号化をおこなう。第1符号化器44、第2符号化器46、第3符号化器48はそれぞれ第1データブロック22、第2データブロック24、第3データブロック26に格納された画像データを並行して符号化する。符号化の対象となるデータを要求するタイミングは外部メモリ読出部40へ伝えられ、外部メモリ読出部40は、それぞれのデータブロックから順次必要なデータを各符号化器へ供給する。

【0017】

テンポラリバッファ群50は、第1テンポラリバッファ52、第2テンポラリバッファ54、第3テンポラリバッファ56を含み、これらはそれぞれ第1符号化器44、第2符号化器46、第3符号化器48から出力された符号データを一時的に記憶する。これらのテンポラリバッファは、それぞれ対応する符号化器か

ら出力される符号データを記憶できるだけの容量を持つ。符号データの出力タイミングは符号化器群42からテンポラリバッファ書込部60へ通知され、テンポラリバッファ書込部60がそのタイミングにしたがい、テンポラリバッファ群50の各テンポラリバッファへ符号データを書き込む。

【0018】

アドレス特定部70は、第1符号化器44、第2符号化器46、第3符号化器48からそれぞれ符号データの量、すなわち符号量を入力し、書込開始アドレスを計算する。いま、仮に第1符号化器44、第2符号化器46、第3符号化器48の符号量をそれぞれL₁、L₂、L₃とし、またそれら3つの符号化器からの符号データを符号バッファ74へ書き込む際の書込開始アドレスをそれぞれA₁、A₂、A₃とすると、アドレス特定部70はL₁、L₂、L₃からA₁、A₂、A₃を以下の要領で計算する。

【0019】

$$A_1 = 0$$

$$A_2 = L_1$$

$$A_3 = L_1 + L_2$$

こうして計算された書込開始アドレスは符号バッファ書込部72へ通知される。

【0020】

符号バッファ書込部72は、第1テンポラリバッファ52、第2テンポラリバッファ54、第3テンポラリバッファ56からそれぞれ符号データを読み出し、それらを並行してそれぞれ第1格納エリア76、第2格納エリア78、第3格納エリア80の先頭位置から順に並列して書き込む。ここで、第1格納エリア76、第2格納エリア78、第3格納エリア80の先頭位置はそれぞれ前述の書込開始位置A₁、A₂、A₃とされる。この結果、第1格納エリア76、第2格納エリア78、第3格納エリア80にはそれぞれ第1テンポラリバッファ52、第2テンポラリバッファ54、第3テンポラリバッファ56から読み出された符号データが過不足なく格納され、符号バッファ74に無駄な空き領域が生じることはなく、また領域不足によって必要なデータが上書きされるおそれもない。

【0021】

こうして符号バッファ74へ整列された符号データは順次外部メモリ転送部90によって読み出され、外部メモリ20の空き領域へ保存される。

【0022】

図2は、第1符号化器44の内部構成を示す。第1符号化器44は符号化によって生じる符号データのサイズをカウントするカウンタ94を備える。このカウンタ94は、第1符号化器44が第1データブロック22のデータを符号化し終わるまでバイト、ワードまたはビット単位でカウントアップされ、第1データブロック22に由来する符号データの総量、すなわち符号量をアドレス特定部70へ通知する。第2符号化器46、第3符号化器48についても同様の構成である。

【0023】

以上の構成による動作は以下のとおりである。まず、外部メモリ20から符号化の対象となる画像データが符号化器群42へ入力される。第1符号化器44、第2符号化器46、第3符号化器48はそれぞれ第1データブロック22、第2データブロック24、第3データブロック26に分割格納された画像データに符号化を施す。それぞれのデータブロックから生じた符号データの符号量はアドレス特定部70へ通知される。符号データはテンポラリバッファ群50へ入力され、それぞれ第1テンポラリバッファ52、第2テンポラリバッファ54、第3テンポラリバッファ56へ一時的に格納される。アドレス特定部70は書込開始アドレスを計算し、符号バッファ書込部72へ通知する。符号バッファ書込部72は、第1テンポラリバッファ52、第2テンポラリバッファ54、第3テンポラリバッファ56からそれぞれ読み出された符号データをそれぞれ符号バッファ74のアドレスA1、A2、A3を先頭位置として第1格納エリア76、第2格納エリア78、第3格納エリア80へ並列して書き込む。外部メモリ転送部90は適宜符号バッファ74から符号データを読み出し、外部メモリ20の空き領域へ格納する。

【0024】

図3は、以上の動作を説明するタイミングチャートである。図中、Bnは外部

メモリ20内で分割されたデータブロックの番号に対応し、たとえばB1は第1データブロック22を示す。B4は、図1では図示しないが、第3データブロック26の次に存在する。以下、同様である。一方、Cnは各データブロックに由来する符号データを示す。たとえばC1は第1データブロック22から読み出されて第1符号化器44で符号化されたデータである。

【0025】

同図のごとく、一連の処理はT=0で開始し、第1符号化器44、第2符号化器46、第3符号化器48でそれぞれ同時にB1、B2、B3の符号化が開始される。符号化に伴い、順次符号データC1、C2、C3が現れ、これらはそれぞれ第1テンポラリバッファ52、第2テンポラリバッファ54、第3テンポラリバッファ56に格納されていく。B1、B2、B3に対する処理はT=T1で終了する。このとき、第1符号化器44、第2符号化器46、第3符号化器48それぞれから確定した符号量がアドレス特定部70へ送られるため、符号バッファ書込部72は書込開始位置を特定することができる。したがって、符号データC1、C2、C3はT=T1から符号バッファ74へ書込が開始されている。図3では、これらの符号データの符号バッファ74への書込の終了時間が違うが、符号化器群42における可変長符号化の結果、符号量が異なるためである。なお、本当は符号化のための時間も各符号化器で異なることがあるが、本実施の形態の効果はその場合でも当然に得られるから、ここでは説明の煩を避け、符号化時間は同一として描画している。

【0026】

T=T1でテンポラリバッファ群50から符号バッファ74へのデータの書き出しが開始されるため、第1テンポラリバッファ52、第2テンポラリバッファ54、第3テンポラリバッファ56はそれぞれT=T1から空き領域が生じる。その結果、符号化器群42は次のデータブロックであるB4、B5、B6に対する符号化を開始することができる。それらのデータブロックから符号化されたデータC4、C5、C6はそれぞれT=T1以降第1テンポラリバッファ52、第2テンポラリバッファ54、第3テンポラリバッファ56へ格納される。符号化がT=T2で終了したとき、符号量が確定するため、符号バッファ書込部72に

よる符号バッファ74への書込がT=T2で開始される。以下同様の処理を繰り返す。

【0027】

以上本実施の形態によれば、符号化処理を並列に実行できるだけでなく、符号バッファ74への符号データの書込も並列に実行できるため、符号化全体の処理が非常に高速になる。またアドレス特定部70によって書込開始位置を計算するため、可変長符号化であっても、各データブロックに由来する符号データの書込開始位置を特定することができ、符号バッファ74において符号データに隙間ができるたり、格納しきれないといった事態が回避できる。

【0028】

仮に、アドレス特定部70によるアドレス計算がなければ、図3に示すごとく、第2データブロック24に由来するC2の符号バッファ74への書込開始タイミングP1は、第1データブロック22に由来する符号データC1の終了タイミングP2を待たなければならない。したがって符号バッファ74へのデータの書込が遅れ、さらに、第2テンポラリバッファ54に空き領域が生じないことにより、第2符号化器46の処理も待たされる。したがって、符号化器群42を並列化した効果が半減することになる。本実施の形態によれば、そうした懸念がない。

【0029】

図4は別の実施の形態に係るデジタルカメラ200の構成を示す。デジタルカメラ200は、撮像ユニット202、機構制御ユニット204、処理ユニット206、LCDモニタ208、および操作ボタン群210を含む。

【0030】

撮像ユニット202は、図示しないレンズ、絞り、光学ローパスフィルタ、CCD、信号処理部等を含む。CCDの受光面上に結像した被写体像の光量に応じてCCDに電荷が蓄積され、電圧信号として読み出される。電圧信号は信号処理部でR、G、B成分に分解され、ホワイトバランス調整、ガンマ補正が行われる。その後、R、G、B信号はA/D変換され、デジタル画像データとなって処理ユニット206へ出力される。機構制御ユニット204は、撮像ユニット202

の光学系の制御、すなわちズーム、フォーカス、絞りなどの駆動を制御する。

【0031】

処理ユニット206は、デジタルカメラ200全体の制御に利用されるCPU220とメモリ222によるメイン制御部100のほか、カード制御部228、通信部224、図1の符号化装置10を有する。図1の第1データブロック22はこのメモリ222の一部を利用して実現してもよいし、メモリカード230のメモリであってもよい。なお、このデジタルカメラ200は、符号データを復号すべく、図示しない画像復号装置も有する。

【0032】

通信部224は、標準的な通信仕様に応じたプロトコル変換等の制御を行い、この他に、例えばプリンタ、ゲーム機等の外部機器との間で個別のインターフェイスによるデータ授受を行う。LCDモニタ208は、ファインダとしての機能のほかに、撮影／再生モード、ズーム倍率、日時などの表示と、撮影した画像の表示を行う。ユーザが画像を撮影したとき、これが図1の外部メモリ20に一旦格納され、符号化装置10によって高速に符号化され、最終的に符号データとして圧縮され外部メモリ20へ格納、保存される。以上、このデジタルカメラ200によれば、画像を撮影したとき、その圧縮と格納が速くなる。このため、コストアップを抑制しつつ、高速連写や高速な画像伝送など性能向上に寄与する。

【0033】

以上、本発明を実施の形態をもとに説明した。この実施の形態は例示であり、それらの各構成要素や各処理プロセスの組合せにいろいろな変形例が可能のこと、またこうした変形例も本発明の範囲にあることは当業者に理解されるところである。以下、こうした例である。

【0034】

実施の形態では符号化を例にしたが、実際には、任意の処理でよい。なぜなら、実施の形態は符号化その他の処理の結果のデータに作用するものであり、処理の内容は問わないためである。ただし、処理後のデータ量が可変である処理について、実施の形態はより効果的である。そのような処理では、並列してメモリ20へデータを書き込む際、書き込み開始アドレスを特定する必要があり、アドレス特

定部70が有効に機能するためである。

【0035】

図1の符号化装置10はその構成に自由度が高い。たとえば、第1データブロック22を符号化装置10に含めてもよいし、タイミング発生器30も同様である。逆に、符号バッファ74を符号化装置10から外してもよいし、外部メモリ転送部90も同様である。本質的には、アドレス特定部70による書き込み開始アドレスの特定と、それを利用する高速な書き込みが実現されれば足りる。

【0036】

実施の形態では符号化装置10をLSIに内蔵するとした。しかしながら、これはそうした構成に限る必要はない。たとえば、アドレス特定部70はソフトウェアで実現してもよいし、符号化器群42も同様である。

【0037】

なお、請求項における「書き込み制御部」は実施の形態における符号バッファ書き込み部72、同様に「メモリ」は符号バッファ74をそれぞれ例とする。

【0038】

【発明の効果】

本発明によれば、各種処理の後に生じるデータを格納するための一時的なバッファの容量を抑制することができる。また、そうした処理後のデータを整列してメモリに書き込む際、書き込み動作を高速化することができる。

【図面の簡単な説明】

【図1】 実施の形態に係る符号化装置の構成図である。

【図2】 図1の符号化装置の第1符号化器の構成図である。

【図3】 図1の符号化装置による符号化動作を示すタイミングチャートである。

【図4】 実施の形態に係るデジタルカメラの構成図である。

【符号の説明】

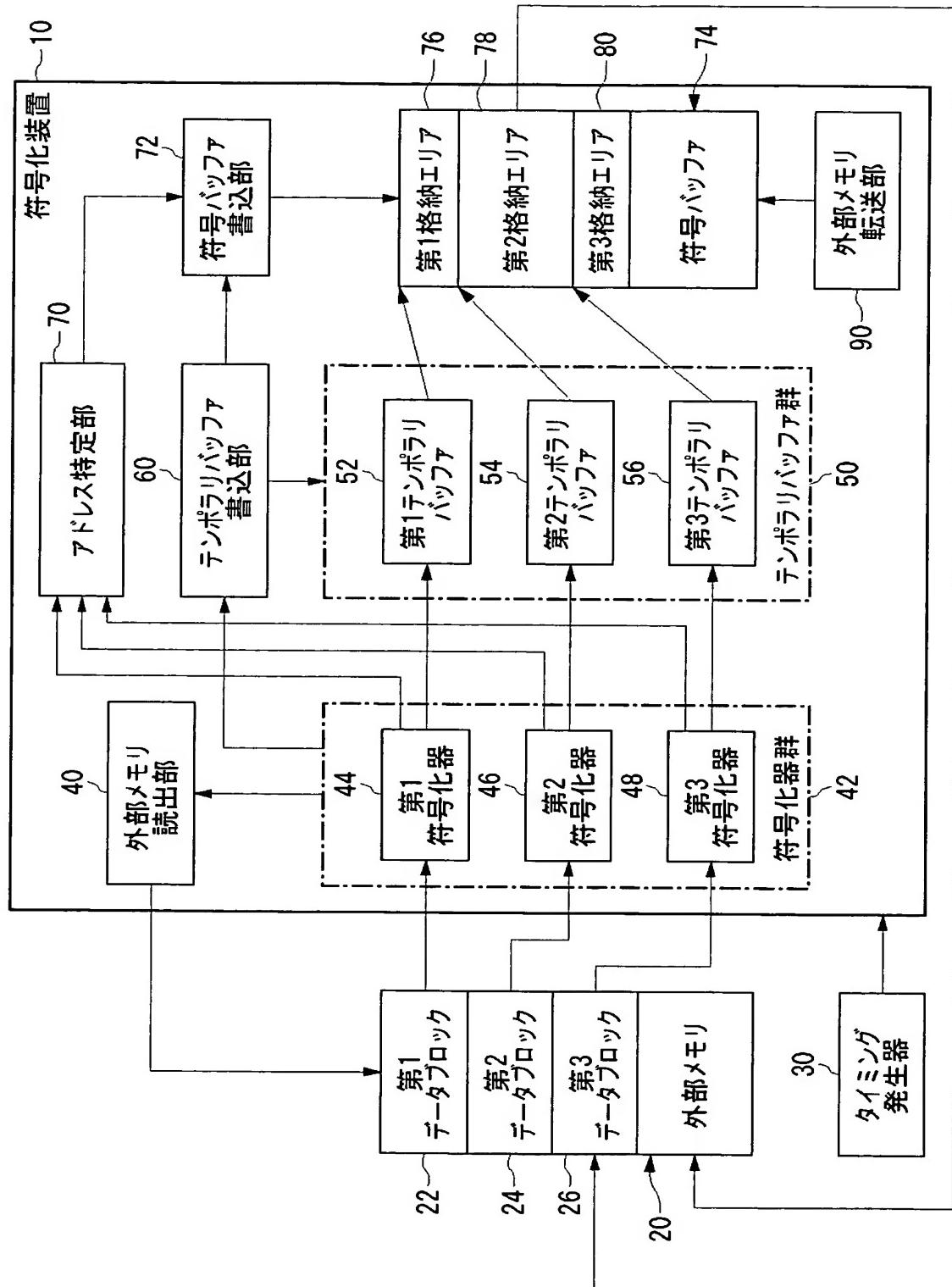
10 符号化装置、 22 第1データブロック、 24 第2データブロック、
26 第3データブロック、 42 符号化器群、 50 テンポラリバッファ群、
70 アドレス特定部、 72 符号バッファ書き込み部、 74 符

号バッファ。

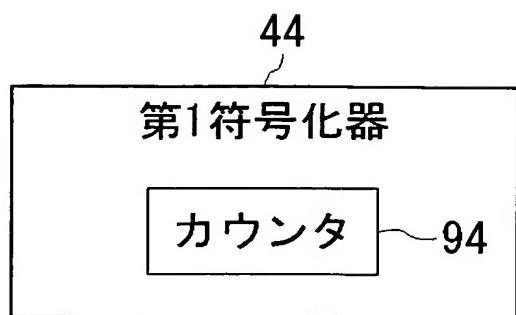
【書類名】

四面

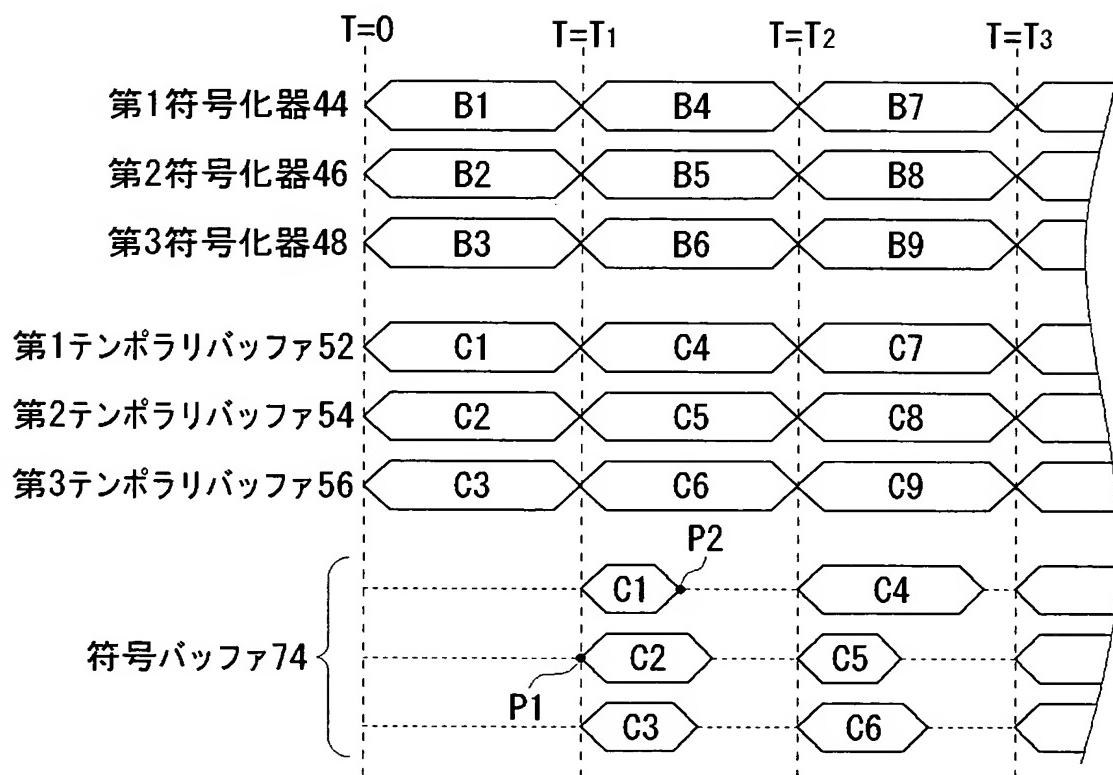
【図1】



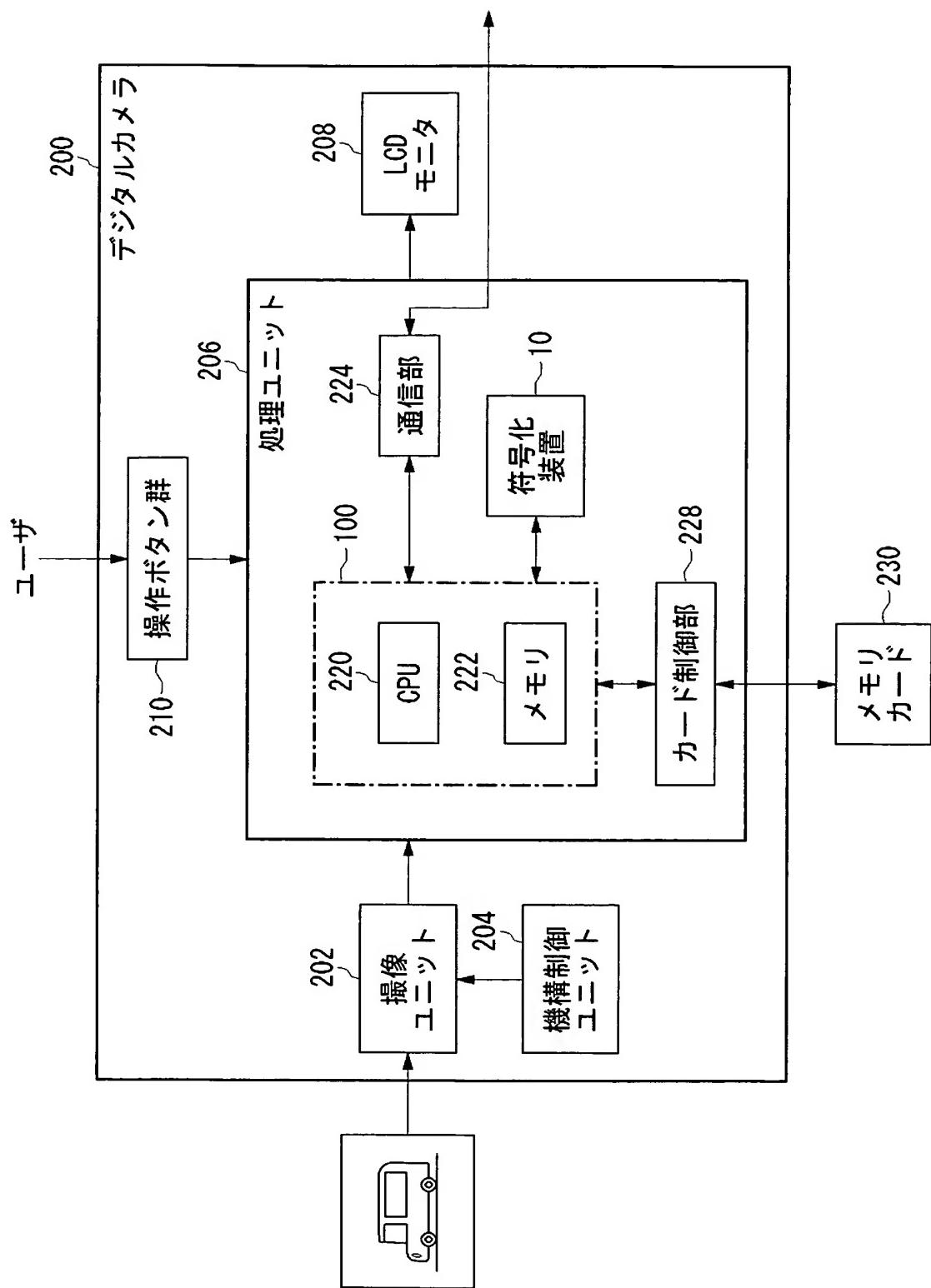
【図2】



【図3】



【図 4】



【書類名】 要約書

【要約】

【課題】 並列に符号化処理をしても、符号データを整列してメモリに格納する必要があり、格納動作の高速化に限界があった。

【解決手段】 符号化器群42はそれぞれ画像データを符号化し、符号量をアドレス特定部70へ通知する。符号化器群42で生じた符号データはテンポラリバッファ群50へ一時的に格納される。符号バッファ書き込部72はテンポラリバッファ群50から符号データを読み出し、符号バッファ書き込部72で計算した書き込開始位置から複数のデータブロックに対応する符号データを並列してメモリ20へ書き込む。書き込開始位置を計算するため、可変長符号化であっても、メモリ20に空き領域や領域不足が生じない。

【選択図】 図1

特願2002-351302

出願人履歴情報

識別番号 [000001889]

1. 変更年月日 1993年10月20日
[変更理由] 住所変更
住 所 大阪府守口市京阪本通2丁目5番5号
氏 名 三洋電機株式会社